

Fecha del CVA	12/02/2026
---------------	------------

Parte A. DATOS PERSONALES

Nombre *	Manuel Jesús		
Apellidos *	Bellido Díaz		

A.1. Situación profesional actual

Puesto	Catedrático de Universidad		
Fecha inicio	2009		
Organismo / Institución	Universidad de Sevilla		
Departamento / Centro	Tecnología Electrónica		
País	España	Teléfono	
Palabras clave			

Parte C. MÉRITOS MÁS RELEVANTES

C.1. Publicaciones

AC: Autor de correspondencia; (nº x / nº y): posición firma solicitante / total autores. Si aplica, indique el número de citas

- 1 Artículo científico. Ruiz-de-Clavijo, P; Cano-Quiveu, G; Juan, J; (4/7) Bellido, MJ; Viejo-Cortes, J; Guerrero, D; Ostua, E. 2024. NanoBoot: A Field-ProgrammableGate Array/System-on-ChipHardware Boot Loader for IoT Devices. ELECTRONICS. MDPI; MDPI AG. 13-18. ISSN 2079-9292. WOS (0), SCOPUS (0) <https://doi.org/10.3390/electronics13183731>
- 2 Artículo científico. Cano-Quiveu, G.; Ruiz-de-Clavijo-Vázquez, P.; (3/5) Bellido, M. J.; Juan-Chico, J.; Viejo-Cortés, J. 2023. IRIS: an embedded secure boot for IoT devices. Internet of Things (Netherlands). ELSEVIER. 23. ISSN 2542-6605, ISSN 2543-1536. WOS (0), SCOPUS (3) <https://doi.org/10.1016/j.iot.2023.100874>
- 3 Artículo científico. Cano-Quiveu, German; Ruiz-de-Clavijo-Vázquez Paulino; (3/7) Bellido, Manuel J.; Juan-Chico, Jorge; Viejo-Cortés, Julián; Guerrero-Martos, David; Ostua-Aranguena, Enrique. 2021. Embedded LUKS (E-LUKS): a hardware solution to IoT security. ELECTRONICS. MDPI; MDPI AG. 10-23. ISSN 2079-9292. WOS (9), SCOPUS (12) <https://doi.org/10.3390/electronics10233036>
- 4 Artículo científico. Cano-Quiveu, G.; Ruiz-de-Clavijo-Vazquez, P.; (3/6) Bellido-Diaz, M. J.; Guerrero-Martos, D.; Viejo-Cortes, J.; Juan-Chico, J. 2021. An integrated digital system design framework with on-chip functional verification and performance evaluation. IEEE ACCESS. IEEE-INST ELECTRICAL ELECTRONICS ENGINEERS INC; Institute of Electrical and Electronics Engineers (IEEE). 9, pp.161383-161394. ISSN 2169-3536, ISSN 2169-3536. WOS (0), SCOPUS (2) <https://doi.org/10.1109/ACCESS.2021.3132188>

- 5 Artículo científico. Guerrero Martos, David; Millan Calderon, Alejandro; Juan Chico, Jorge; Viejo Cortes, Julian; (5/7) Bellido Diaz, Manuel J.; Ruiz-de-Clavijo Vazquez, Paulino; Ostúa Arangüena, Enrique. 2020. Using the complement of the cosine to compute trigonometric functions. EURASIP JOURNAL ON ADVANCES IN SIGNAL PROCESSING. SPRINGER. 2020-1. ISSN 1687-6180, ISSN 1687-0433. WOS (4), SCOPUS (4) <https://doi.org/10.1186/s13634-020-00692-5>
- 6 Artículo científico. Guerrero, David; Cano Quiveu, Germán; Juan Chico, Jorge; Millán Calderón, Alejandro; (5/8) Bellido, Manuel J.; Viejo, Julián; Ruiz de Clavijo, Paulino; Ostúa, Enrique. 2020. Address-encoded byte order. MICROPROCESSORS AND MICROSYSTEMS. ELSEVIER SCIENCE BV. 78. ISSN 0141-9331, ISSN 1872-9436. WOS (1), SCOPUS (1) <https://doi.org/10.1016/j.micpro.2020.103268>
- 7 Artículo científico. Viejo, Julián; Juan-Chico, Jorge; (3/7) Bellido, Manuel J.; Ruiz-De-Clavijo, Paulino; Guerrero, David; Ostua, Enrique; Cano, Germán. 2019. High-performance time server core for FPGA system-on-chip. ELECTRONICS. MDPI; MDPI AG. 8-5. ISSN 2079-9292. WOS (1), SCOPUS (1) <https://doi.org/10.3390/electronics8050528>
- 8 Artículo científico. Ruiz-de-Clavijo, Paulino; Ostúa, Enrique; (3/6) Bellido, Manuel J.; Juan, Jorge; Viejo, Julián; Guerrero, David. 2017. Minimalistic SDHC-SPI hardware reader module for boot loader applications. MICROELECTRONICS JOURNAL. ELSEVIER SCI LTD. 67, pp.32-37. ISSN 0026-2692, ISSN 1879-2391. WOS (4), SCOPUS (4) <https://doi.org/10.1016/j.mejo.2017.07.007>
- 9 Artículo científico. Quiros, Juan; Verlan, Sergey; Viejo, Julian; Millán Calderón, Alejandro; (5/5) Bellido, Manuel J. 2016. Fast hardware implementations of static P systems. COMPUTING AND INFORMATICS. SLOVAK ACAD SCIENCES INST INFORMATICS. 35-3, pp.687-718. ISSN 1335-9150. WOS (4), SCOPUS (5)
- 10 Artículo científico. Ruiz-De-Clavijo, P.; Ostúa, E.; Juan, J.; (4/6) Bellido, M. J.; Viejo, J.; Guerrero, D. 2013. NanoFS: a hardware-oriented file system. ELECTRONICS LETTERS. INST ENGINEERING TECHNOLOGY-IET; WILEY. 49-19, pp.1216-1218. ISSN 0013-5194, ISSN 1350-911X. WOS (1), SCOPUS (1) <https://doi.org/10.1049/el.2013.1961>
- 11 Artículo científico. Viejo, J.; Juan, J.; (3/5) Bellido, M. J.; Millán Calderón, Alejandro; Ruiz-De-Clavijo, P. 2011. Fast-convergence microsecond-accurate clock discipline algorithm for hardware implementation. IEEE TRANSACTIONS ON INSTRUMENTATION AND MEASUREMENT. IEEE-INST ELECTRICAL ELECTRONICS ENGINEERS INC. 60-12, pp.3961-3964. ISSN 0018-9456, ISSN 1557-9662. WOS (5), SCOPUS (4) <https://doi.org/10.1109/TIM.2011.2164828>
- 12 Artículo científico. Guerrero, D.; (2/7) Bellido, M. J.; Juan, J.; Millán Calderón, Alejandro; Ruiz-De-Clavijo, P.; Ostúa, E.; Viejo, J. 2006. Automated performance evaluation of skew-tolerant clocking schemes. International Journal of Electronics. Taylor & Francis (Taylor & Francis Group); TAYLOR & FRANCIS LTD. 93-12, pp.819-842. ISSN 0020-7217, ISSN 1362-3060. WOS (0), SCOPUS (0) <https://doi.org/10.1080/00207210500347410>

C.3. Proyectos y Contratos

- 1 Proyecto. SOL2024-31823, Nuevo Impulso a la Investigación en Ingeniería Informática (NI-FOUR). Universidad de Sevilla. Riquelme Santos, José Cristóbal. 01/01/2025-31/12/2027. 48.643,98 €.
- 2 Proyecto. TSI-069100-2023-001, USECHIP: Cátedra en Microelectrónica de la Universidad de Sevilla. Ministerio de Asuntos Económicos y Transformación Digital. Acosta Jiménez, Antonio José. 19/06/2024-19/06/2027. 4.200.000 €.
- 3 Proyecto. TIN2017-89951-P, Sistemas de Inicio Avanzados y Sincronización Temporal de Alta Precisión para IoT. Ministerio de Economía y Competitividad. Juan Chico, Jorge. 01/01/2018-30/09/2021. 47.190 €.
- 4 Proyecto. IPT-2012-0645-300000, Red Inteligente de fácil despliegue para la vida independiente de nuestros mayores (RIING). Ministerio de Economía y Competitividad. Juan Chico, Jorge. 17/07/2012-31/12/2015. 129.250 €.
- 5 Proyecto. TEC2011-27936, Optimización de Sistemas Empotrados de Altas Prestaciones. Ministerio de Ciencia e Innovación. Juan Chico, Jorge. 01/01/2012-31/12/2015. 113.861 €.

- 6 Proyecto. P08-TIC-03631, Interfaz Multimodal Inalámbrica. Junta de Andalucía - Consejería de Innovación, Ciencia y Empresas. Gómez González, Isabel María. 13/01/2009-31/12/2013. 167.623,68 €.
- 7 Proyecto. TEC2007-61802, HIPER: Técnicas de altas prestaciones para la verificación y diseño de circuitos digitales CMOS VLSI. Ministerio de Educación y Ciencia. Juan Chico, Jorge. 01/10/2007-30/09/2011. 212.960 €.
- 8 Proyecto. TSI-020100-2008-258, SEPIC, Sistemas empotrados para infraestructuras críticas. Ministerio de Industria, Turismo y Comercio. Bellido Díaz, Manuel Jesús. 10/07/2008-28/02/2009. 69.000 €.
- 9 Proyecto. EXC/2005/TIC-1023, Sistemas Empotrados Abiertos de Unidades Terminales para Sistemas de Control Industrial. Junta de Andalucía (Plan Andaluz de Investigación). Bellido Díaz, Manuel Jesús. 01/03/2006-28/02/2009. 131.000 €.
- 10 Proyecto. EXC/2005/TIC-635, Diseño de sistemas digitales micro-nanoelectrónicos de altas prestaciones. Junta de Andalucía (Plan Andaluz de Investigación). Barriga Barros, Ángel. 01/03/2006-28/02/2009. 177.000 €.
- 11 Contrato. Microelectrónica: tecnología, diseño y test Consejo Superior de Investigaciones Científicas. Huertas Díaz, José Luis. 04/01/2005-01/04/2005. 35.000 €.

C.4. Actividades de transferencia y explotación de resultados

- 1 Patente de invención. Guerrero Martos, David; Millán Calderón, Alejandro; Juan Chico, Jorge; Viejo Cortés, Julián; Bellido Díaz, Manuel Jesús; Ruiz De Clavijo Vázquez, Paulino; Ostúa Arangüena, Enrique. ES2762745B2. Dispositivo electrónico calculador de funciones trigonométricas y usos del mismo 19/11/2021. Universidad de Sevilla.
- 2 Patente de invención. Guerrero Martos, David; Millán Calderón, Alejandro; Juan Chico, Jorge; Viejo Cortés, Julián; Bellido Díaz, Manuel Jesús; Ruiz De Clavijo Vázquez, Paulino; Ostúa Arangüena, Enrique. P201831134. Dispositivo electrónico calculador de funciones trigonométricas 22/11/2018. Universidad de Sevilla.
- 3 Patente de invención. Guerrero Martos, David; Viejo Cortés, Julián; Ruiz De Clavijo Vázquez, Paulino; Juan Chico, Jorge; Bellido Díaz, Manuel Jesús; Millán Calderón, Alejandro; Ostúa Arangüena, Enrique; Villar De Ossorno, Jose Ignacio; Quirós Carmona, Juan; Muñoz Rivera, Alejandro. ES2663168B2. Circuito electrónico digital para el cálculo de senos y cosenos de múltiplos de un ángulo 08/08/2018. UNIVERSIDAD DE SEVILLA.